۲۲۵۴۵۷

مبانی طراحی مدارهای مجتمع ولتاژ و توان پایین

فاضل زیرک ساز

www.ketab.ir

نشر نها

www.ketab.ir

عنوان و نام پدیدآور :	مبانی طراحی مدارهای مجتمع ولتاژ و توان پایین/فاضل زیرک‌ساز
مشخصات نشر :	تهران: سها، ۱۴۰۰.
مشخصات ظاهری :	۱۸۹ص.: مصور، نمودار.
شابک :	۹۷۸-۶۲۲-۷۸۷۱-۵۴-۸
وضعیت فهرست‌نویسی :	فیپا
موضوع :	مدارهای مجتمع ولتاژ پایین - طراحی و ساخت
موضوع :	Low voltage integrated circuits -- Design and construction
رده‌بندی کنگره :	TK۷۸۷۴/۶۶
رده‌بندی دیویی :	۳۸۱۵/۶۲۱
شماره کتابشناسی ملی :	۸۶۱۶۶۶۴

نویسنده :	فاضل زیرک ساز
ویراستار :	دکتر ناهید گنجی
مدیر هنری :	محمدصادق لطفعلیان
صفحه‌آرا و طراح جلد :	فاضل زیرک ساز ،لیلا جعفری
سرپرست تولید :	شوکا شکیبا
ناظر چاپ :	علی ممتازی
نوبت چاپ :	اول شهریور ۱۴۰۰
تیراژ :	۵۰۰ جلد
چاپ و صحافی :	چاپ سها
شابک :	۹۷۸-۶۲۲-۷۸۷۱-۵۴-۸

- دفتر مرکزی: تهران، امیرآباد شمالی، بالاتر از چهارراه جلال آل احمد — تلفن: ۸۸۰۰۵۵۷۳
- دفتر فروش: تهران، ستارخان، دریان نو، خیابان سروش یکم، پلاک ۴۸، طبقه سوم — تلفن: ۶۶۵۰۱۸۱۸
- چاپخانه: تهران، میدان انقلاب، کوچه رشتچی، پلاک ۳۸ — تلفن: ۶۶۵۷۳۹۹۳

فهرست

پیشگفتار نویسنده ۹

فصل اول آشنایی با طراحی توان پایین ۱۴

۱-۱ مقدمه ۱۵

۱-۲ چرا این کتاب؟ ۱۵

۱-۳ دلایل اهمیت مدارهای مجتمع ولتاژ و توان پایین ۱۶

فصل دوم اهمیت بخش آنالوگ در کاهش توان مصرفی ۲۱

۲-۱آیا بخش آنالوگ قابل صرفه نظر است؟ ۲۲

۲-۲ تقسیم بندی روش های کاهش توان مصرفی در بخش آنالوگ ۲۷

فصل سوم دلایل تلف شدن توان ۲۹

۳-۱ مقدمه ۳۰

۳-۲تعریف توان و انرژی ۳۱

۳-۳ دسته بندی توان های تلفاتی ۳۲

۳-۳-۱ توان تلفاتی دینامیک ۳۲

۳-۳-۱-۱توان تلفاتی سوئیچینگ ۳۲

۳-۳-۱-۲ توان تلفاتی اتصال کوتاه ۳۳

۳-۳-۲ توان تلفاتی استاتیک ۳۴

۳-۳-۲-۱ جریان نشتی دیود معکوس ۳۵

۳-۳-۲-۲ جریان زیر آستانه ۳۵

۳-۳-۲-۳جریان نشتی القا گیت بر درین (GIDL) ۳۵

۳-۳-۲-۴DIBL ۳۶

۳-۳-۲-۵جریان Punchthrough ۳۶

www.ketab.ir

۳-۳-۲-۶ جریان تونل زنی و حامل های داغ ۳۶
۳-۴شیب زیر آستانه ۳۷
۳-۵ضریب فعایت ۳۸
۳-۶ خازن ۳۹
۳-۷ولتاژ ۳۹
۳-۸ فرکانس ۴۰
۳-۹ گلیچ ۴۰
۳-۱۰مقایسه بین توان استاتیک و توان دینامیک ۴۱
۳-۱۱جمع بندی ۴۲
فصل چهارم تاثیر تکنولوژی در توان مصرفی ۴۳
۴-۱مقدمه ۴۴
۴-۲ نقش تکنولوژی در توان مصرفی ۴۴
۴-۳فناوری سیماس (CMOS) ۴۵
۴-۴ فناوری سلیکان روی عایق یا SOI ۴۸
۴-۴-۱دسته بندی ترانزیستورهای سلیکان روی عایق یا SOI ۴۹
۴-۴-۲انواع روش های ساخت ترانزیستورهای سلیکان روی عایق یا SOI ۵۰
۴-۴-۲-۱ساخت ترانزیستورهای سلیکان روی عایق با اتم اکسیژن کاشته شده ۵۰
۴-۴-۲-۲ساخت ترانزیستورهای سلیکان روی عایق با روش برش هوشمند ۵۱
۴-۴-۲-۳ ساخت ترانزیستورهای سلیکان روی عایق با روش چسباندن و زدودن از پشت ۵۲
۴-۴-۲-۴ ساخت ترانزیستورهای سلیکان روی عایق با روش الترن ۵۳
۴-۴-۳مزایای ترانزیستورهای سلیکان روی عایق ۵۴
۴-۴-۴ معایب ترانزیستورهای سلیکان روی عایق ۵۵
۴-۴-۵تاثیر ترانزیستورهای سلیکان روی عایق در توان مصرفی ۵۶
۴-۵ترانزیستورهای دوگیتی و بدنه ی نازک ۵۷

www.ketab.ir

۴-۶ فناوری فین فت ۶۰
۴-۶-۱ پروسه ساخت فین فت ۶۱
۴-۶-۲ ویژگی های ترانزیستور فین فت ۶۲
۴-۷ نقش ضریب دی الکتریک در توان مصرفی ۶۴
۴-۸ سیر تکامل تکنولوژی ۶۵
فصل پنجم معرفی روش های کاهش توان تلفاتی ۶۹
۵-۱ مقدمه ۷۰
۵-۲دسته بندی روش های کاهش توان ۷۰
۵-۳ نقش ولتاژ تغذیه در توان مصرفی ۷۱
۵-۳-۱چند ولتاژ تغذیه ۷۲
۵-۳-۲ولتاژ تغذیه ی متغیر ۷۴
۵-۳-۳ محدودیت های ولتاژ تغذیه ۷۶
۵-۴ نقش ولتاژ آستانه در توان مصرفی ۷۶
۵-۴-۱ چند ولتاژ آستانه ۷۷
۵-۴-۲ ولتاژ آستانه ی متغیر ۷۸
۵-۵گیت کردن توان ۷۹
۵-۶مهندسی شیب ۷۹
۵-۷جمع بندی ۸۱
فصل ششم توصیف رفتاری یک ترانزیستور و نواحی مختلف کاری و ویژگی های آن ۸۳
۶-۱ توصیف رفتار یک ترانزیستور ۸۴
۶-۲ نواحی کاری یک ترانزیستور ۸۵
۶-۳ انواع جریان ۸۶
۶-۴ ناحیه ی وارونگی ضعیف ۸۷
۶-۵ وارونگی قوی ۹۲

www.ketab.ir

۶-۶ ناحیه ی وارونگی میانه ۹۵
۶-۷ بدست آوردن ضریب کاپا (κ) یا n ۹۷
۶-۸بدست آوردن روابط در نواحی وارونگی ضعیف و قوی ۹۹
فصل هفتم مدل EKV و نواحی کاری ترانزیستور در این مدل ۱۱۳
۷-۱ مقدمه ۱۱۴
۷-۲ دلایل روی آوردن به مدل EKV و برتری های آن ۱۱۵
۷-۳رابطه جریان در مدل EKV ۱۱۷
۷-۴ تعیین نواحی کاری ترانزیستور ۱۱۸
۷-۵ روابط جریان، ولتاژ مؤثر و ترارسانایی بر پایه ی ضریب وارونگی ۱۲۰
فصل هشتم طراحی مدار ها و ساختار های توان پایین با استفاده از روش gm/Id ۱۲۹
۸-۱مقدمه ۱۳۰
۸-۲ چرایی روی آوردن به روش gm/Id ۱۳۰
۸-۳ رابطه نواحی کاری ترانزیستور با ترارسانایی و بازدهی ۱۳۲
۸-۴ طراحی با تحلیل و تفسیر نمودارها ۱۳۷
۸-۵رابطه ی میان ترارسانایی و نویز ۱۴۰
۸-۶جمع بندی ۱۴۱
فصل نهم مدارها، ساختارها و روش های مناسب برای توان و ولتاژ پایین ۱۴۳
۹-۱ مقدمه ۱۴۴
۹-۲دلایل روی آوردن به ساختارهای ولتاژ پایین ۱۴۴
۹-۳ دسترسی طراح به سطوح کاهش توان مصرفی ۱۴۷
۹-۴محدودیت کاهش جریان برای کاهش توان مصرفی ۱۴۸
۹-۵ محدودیت های کاهش ولتاژ برای کاهش توان مصرفی ۱۴۹
۹-۵-۱-۱استفاده از چند برابر کننده ها و مدار پمپ بار ۱۵۱

www.ketab.ir

پیشگفتار نویسنده

رشد و گسترش روز افزون دانش الکترونیک و همه گیر شدن دستگاه های الکترونیکی همچون تلویزیون های هوشمند، دستگاه های قابل حملی چون گوشی های همراه، تب لت ها و رایانه های شخصی و یا دستگاه های مانیتورینگ عملکرد بدن در حوزه سلامت، موجب شده اهمیت طراحی مدارهای مجتمع توان پایین به عنوان بخش مهمی از این دستگاه ها بر هیچ کس پوشیده نباشد؛ زیرا، در همه ی این دستگاه ها توان مصرفی و طول عمر باتری نقشی بنیادی بازی می کند.

www.ketab.ir

از سوی دیگر، با توجه به قانون مور، تقریبا هر دو سال تعداد ترانزیستورهای استفاده شده بر روی یک تراشه، دو برابر می شوند و امروزه به میلیاردها ترانزیستور رسیده است. توان مصرفی موجب تولید حرارت می گردد و این حرارت باعث آسیب دیدن تراشه می شود. بنابراین، نیاز به بسته بندی (پکیجینگ) خاص یا خنک کردن تراشه می باشد که سبب گران قیمت شدن و کاهش قابلیت اطمینان و طول عمر یک سامانه می شود. از این رو، آشنایی با روش های کاهش توان مصرفی در مدارهای الکترونیکی اهمیت ویژه ای پیدا کرده است. زیرا، کاهش توان مصرفی

علاوه بر افزایش طول عمر باتری و محصول، محیط زیست سالمتری نیز برای نسل های آینده به ارمغان خواهد آورد.

امروزه روش های استحصال انرژی محیطی برای استفاده به عنوان منبع انرژی مدارهای الکترونیکی مانند سلول های خورشیدی، ژنراتورهای حرارتی-الکتریکی و مبدل های پیزو الکتریکی مورد توجه قرار گرفته اند. همچنین، کاهش استفاده از سوخت های فسیلی و استفاده از انرژی های تجدید پذیردر تمامی صنایع اهمیت ویژه ای یافته است. علاوه بر این، هر چه توان مصرفی یک دستگاه بیشتر باشد در واقع هزینه زیاد تری برای کارکرد و استفاده از آن باید توسط مصرف کننده پرداخت شود که این به هیچ وجه مطلوب و مقرون به صرفه نیست. از این رو، با توجه به آنکه هریک از این دستگاه ها و کاربردها از یک بخش الکترونیکی نیز تشکیل می شوند، اهمیت کاهش توان مصرفی مدار های الکترونیکی و طراحی های توان پایین بر کسی پوشیده نیست.

www.ketab.ir

کتاب پیش رو برای پاسخ به نیاز دانشجویان سال آخر کارشناسی، کارشناسی ارشد، دکتری و همچنین پژوهشگران و مهندسان الکترونیک که در زمینه ی طراحی مدارهای مجتمع توان پایین فعالیت می کنند، نوشته شده است. از این رو، در این کتاب به معرفی تکنیک ها و روش های طراحی مدارهای مجتمع ولتاز و توان پایین در سطح تکنولوژی و مداری پرداخت می شود.

اما، وجه تمایز اصلی این کتاب با سایر منابع و یکی از ویژگی های شاخص و منحصر به فرد آن، توجه به اهمیت بخش آنالوگ در مدارهای مجتمع توان پایین

می باشد. در بخش آنالوگ تلاش شده تا مباحث گوناگون پوشش داده شوند تا یک پژوهشگر یا یک مهندس در زمینه طراحی یک مدار مجتمع توان پایینِ ولتاژ پایین به سطح قابل قبولی از دانش و آگاهی دست یابد و با اندوختن دانش در این زمینه بتواند در طراحی این دست از مدارها عملکرد مطلوبی داشته باشد. در این کتاب، مباحث زیر پوشش داده می شوند:

سیستم های توان پایین و دلایل نیاز به آن

بررسی تکنولوژهایی با جریان های نشتی پایین مانند تکنولوژی سیلیکان روی عایق

ترانزیستورهای پره ای فین فت

انواع توان های تلفاتی در گیت های CMOS شامل سوئیچینگ، اتصال کوتاه، نشتی و عوامل مؤثر در آن

بررسی انواع روش های کاهش توان مصرفی در سطوح تکنولوژی و مداری

دلایل اهمیت بخش آنالوگ در کاهش توان مصرفی و نقش تکنولوژی های نوین در آن

ارائه‌ی مدل‌های دقیق و کارآمد برای توصیف رفتار ترانزیستور و اهمیت این مدل‌ها

ارتباط میان مدل رفتاری ترانزیستور و تطابق میان نتایج محاسبات ریاضی اولیه، شبیه سازی نرم افزاری و نمونه ساخته شده ی نهایی

www.ketab.ir