

۱۹۲۷۳۸۸

مقدمه‌ای بر

طراحی مدارهای مجتمع توان پایین

تألیف دکتر علیرضا حسن‌زاده

هیئت علمی دانشکده برق - دانشگاه شهیدبهبشتی

سرشناسه	: حسن‌زاده، علیرضا، ۱۳۵۲ -
عنوان و نام پدیدآور	: مقدمه‌ای بر طراحی مدارهای مجتمع توان پایین/علیرضا حسن‌زاده.
مشخصات نشر	: تهران: موسسه آموزشی تالیفی ارشدان، ۱۳۹۷.
مشخصات ظاهری	: ۱۰۰ص.: مصور.
شابک	: ۹۷۸-۶۰۰-۹۹۵-۲۱۷-۵
وضعیت فهرست نویسی	: فیپا
یادداشت	: کتابنامه.
موضوع	: مدارهای مجتمع ولتاژ پایین -- طرح و ساختمان
موضوع	: Low voltage integrated circuits -- Design and construction
رده بندی کنگره	: TK۷۸۷۴/۶۶/ح۵م۷ ۱۳۹۷
رده بندی دیویی	: ۶۲۱/۳۸۱۵
شماره کتبشناسی ملی	: ۵۳۴۵۲۸۶



مؤسسه آموزشی تالیفی ارشدان

مقدمه‌ای بر طراحی مدارهای مجتمع توان پایین

علیرضا حسن‌زاده

آموزشی تالیفی ارشدان

اول

اول ۱۳۹۷

www.irantypist.com

۹۷۸-۶۰۰-۹۹۵-۲۱۷-۵

۱۰۰۰

۱۵۰۰۰ تومان

■ نام کتاب:

■ تألیف:

■ ناشر:

■ ویرایش:

■ نوبت چاپ:

■ طراح و گرافیکست:

■ شابک:

■ شمارگان:

■ قیمت:

پیشگفتار

کتاب پیش رو برای دانشجویان سال آخر کارشناسی، کارشناسی ارشد، دکتری و همچنین مهندسين الكترونيك كه در زمینه طراحی مدارهای مجتمع فعالیت میکنند نوشته شده است. در این کتاب تکنیک ها و روشهای طراحی مدارهای مجتمع توان پایین دیجیتال معرفی و مورد بررسی قرار گرفته اند. برای درک بهتر مطالب کتاب آشنایی با اصول مدارهای مجتمع و مدارهای دیجیتال سیماس لازم میباشد. مصرف توان الکتریکی دستگاههای قابل حمل مانند تلفن های همراه، لپ تاپ ها و یا دستگاههای مونیتورینگ سلامت انسان امروزه با افزایش تعداد ترانزیستورهای روی تراشه بسیارافزایش پیدا کرده است. مصرف توان باعث ایجاد حرارت در تراشه شده و خنک کردن تراشه ها بسیار گرانبهاتر تمام میشود، از اینرو آشنایی با روشهای کاهش توان در مدارهای الكترونيك اهمیت ویژه ای پیدا نموده است. هر چه توان تلفاتی کمتر باشد عمر باتری های مورد استفاده افزایش پیدا کرده و دستگاههای قابل حمل نیاز کمتری به شارژ مجدد پیدا خواهند نمود. علاوه براین کاهش توان مصرف دستگاههای الكترونيكي محیط زیست سالمتری برای نسل های آینده هدیه خواهد آورد. روشهای استحصال انرژی خفیه برای استفاده به عنوان منبع انرژی مدارهای الكترونيكي مانند سلول های خورشیدی، ژنراتورهای حرارتی، الكتريكي، مبدل های پیزوالكتریک مورد توجه قرار گرفته اند. امروزه کاهش استفاده از سوخت های فسیلی در استفاده از انرژی های تجدید پذیر در تمامی صنایع مورد توجه میباشد. علاوه براین هر چه توان مصرفی یک دستگاه بیشتر باشد در واقع هزینه زیادتتری برای کارکرد و استفاده از آن باید توسط مصرف کننده پرداخت شود که مطلوب نمیشد. از اینرو اهمیت کاهش توان مصرفی مدارهای الكترونيكي و طراحی های توان پایین بسیار زیاده است.

تأکید این کتاب بر معرفی مفاهیم و اصول مقدماتی طراحی مدارهای توان پایین میباشد و از ورود به مباحث جزئی خودداری می نماید. در فصل اول این کتاب به معرفی سیماس های توان پایین و دلایل روی آوردن به طراحی توان پایین پرداخته میشود. فصل دوم انواع تلف توان در مدارهای سیماس را معرفی مینماید. تعاریف توان و انواع توان دینامیک و استاتیک در این فصل معرفی میگردند. فصل سوم روشها و تکنیک هایی که در مدارهای سیماس برای کاهش توان الکتریکی به کار گرفته میشوند را بیان میکند. این روشها شامل ولتاژ تغذیه، تغییر ولتاژ آستانه، و دیگر روشهای متداول در طراحی مدارهای مجتمع یک توان پایین میباشد. ترانزیستورهای سیلیکان روی عایق برای کاهش توان نشتی ترانزیستور در فصل چهارم مورد بررسی قرار میگیرند و مزایا و معایب آنها معرفی میگردند. سیلیکان روی عایق دارای نشتی کم و سرعت عملکرد بالاتر نسبت به ترانزیستورهای معمول میباشد. فصل پنجم روشهای کاهش توان در زبان توصیف سخت افزاری VHDL را بیان میکند. اگرچه برنامه توصیف سخت افزاری با جایی که توان در آن تلف میشود یعنی ترانزیستور فاصله زیادی دارد ولی زمان مناسبی برای استفاده از روشهای مختلف برای کاهش توان مصرفی مدار طراحی شده میباشد. تلاش برای مصرف توان نزدیک به صفر طراحان را به استفاده از مدارهای آدیباتیک سوق میدهد. مدارهای آدیباتیک در فصل ششم معرفی میشوند و اصول عملکرد آنها مورد بررسی قرار میگیرد.

فصل هفتم گیت های منطقی توان پایین را معرفی میکند و در فصل آخر ترانزیستورهای پره ای فین فت به عنوان ترانزیستورهای با نشتی کم و سرعت بالا که در تلفن های همراه آیفون امروزی به صورت انبوه تولید شده و مورد استفاده قرار گرفته اند را معرفی میکند.

به امید آنکه این کتاب مورد استفاده دانشجویان، مهندسين و علاقمندان این موضوع قرار گیرد. از آنجاییکه این کتاب خالی از اشکال نیست، از تمامی اساتید و دانشجویان تقاضا دارم که من را از نظرات سازنده و مفید خویش مطلع سازند.

علیرضا حسن زاده

هیئت علمی دانشکده برق - دانشگاه شهید بهشتی

a_hassanzadeh@sbu.ac.ir

www.ketab.ir

فهرست مطالب

فصل اول سیستم‌های توان پایین

- ۱-۱ مقدمه..... ۱
- ۲-۱ تاریخچه..... ۱
- ۳-۱ دلایل نیاز به مدارهای کم مصرف..... ۲
- ۴-۱ سیستم‌های مختلف توان پایین..... ۳
- ۵-۱ اثر توان مصرفی بر سیستم‌های الکترونیکی..... ۵
- ۶-۱ روش‌ها و سطوح کاهش توان..... ۵
- ۷-۱ تخمین توان مصرفی دستگاه..... ۶
- ۸-۱ نتیجه گیری..... ۷

فصل دوم توان تلفاتی مدارهای CMOS

- ۱-۲ مقدمه..... ۹
- ۲-۲ تلف توان در گیت‌های CMOS..... ۹
- ۱-۲-۲ توان تلفاتی سوئیچینگ..... ۱۰
- ۲-۲-۲ توان اتصال کوتاه..... ۱۰
- ۳-۲-۲ توان استاتیک یا نشتی..... ۱۱
- ۴-۲-۲ شیب زیرآستانه..... ۱۳
- ۳-۲ مدل‌سازی و تعاریف..... ۱۴
- ۱-۳-۲ تعاریف توان و انرژی..... ۱۵
- ۲-۳-۲ مدل حرارتی مدار..... ۱۵
- ۳-۳-۲ سطوح مختلف مدل‌ها..... ۱۶
- ۴-۲ اندازه‌گیری توان در HSPICE..... ۱۷
- ۵-۲ نتیجه‌گیری..... ۱۷

فصل سوم روش‌های کاهش توان در مدارهای الکترونیکی

- ۱-۳ مقدمه..... ۱۹
- ۲-۳ کاهش توان در تکنولوژی‌های مختلف..... ۲۰
- ۳-۳ کاهش توان مصرفی با کاهش ولتاژ تغذیه..... ۲۰
- ۴-۳ کاهش توان با ولتاژ آستانه..... ۲۱
- ۱-۴-۳ روش چند ولتاژ آستانه..... ۲۲
- ۲-۴-۳ روش ولتاژ آستانه متغیر..... ۲۳
- ۵-۳ کلید برای ولتاژ تغذیه..... ۲۴
- ۶-۳ روش چند ولتاژ تغذیه..... ۲۵
- ۷-۳ استفاده از مواد با ضریب دی‌الکتریک بالا..... ۲۷
- ۸-۳ ترانزیستورهای مختلف برای یک تکنولوژی..... ۲۷
- ۹-۳ کاهش توان اتصال کوتاه مهندسی شیب..... ۲۸
- ۱۰-۳ دسته‌بندی روش‌های کاهش توان و انرژی..... ۳۰
- ۱۱-۳ وابستگی توان سوئیچینگ به موازنه داینامیک و استاتیک..... ۳۱
- ۱۲-۳ مدیریت دینامیک حرارت مدار..... ۳۲
- ۱۳-۳ انتخاب نوع منطق توان پایین..... ۳۲
- ۱۴-۳ روش‌های ساختاری و عملکردی برای کاهش توان..... ۳۴
- ۱۵-۳ کاهش ولتاژ تغذیه و محدودیت آن..... ۳۴
- ۱۶-۳ ضریب فعالیت مدار..... ۳۶
- ۱۷-۳ نتیجه‌گیری..... ۳۷

فصل چهارم تکنولوژی سیلیکان روی عایق

- ۱-۴ مقدمه..... ۳۹
- ۲-۴ تکنولوژی ساخت SOI..... ۴۰
- ۱-۲-۴ سیلیکان روی یاقوت SOS..... ۴۱
- ۲-۲-۴ جداسازی با اکسیژن کاشته شده SIMOX..... ۴۲
- ۳-۲-۴ پروسه چسباندن و زدودن از پشت BESOI..... ۴۲
- ۴-۲-۴ روش برش هوشمند Smart-Cut..... ۴۳

۴۴.....	۵-۲-۴ روش ساخت الترن ELTRAN
۴۴.....	۳-۴ مزایای ترانزیستورهای SOI
۴۷.....	۴-۴ انواع ترانزیستورهای SOI
۴۸.....	۵-۴ نتیجه گیری

فصل پنجم توصیف سخت افزاری VHDL برای توان پایین

۴۹.....	۱-۵ مقدمه
۵۰.....	۲-۵ روش های کاهش توان در VHDL
۵۰.....	۱-۲-۵ استفاده از لچ
۵۰.....	۲-۲-۵ قراردادن مستقیم گیت ها
۵۱.....	۳-۲-۵ کدگذاری مشخص حالت ها
۵۱.....	۴-۲-۵ کاهش گلیچ های خواسته
۵۳.....	۵-۲-۵ گیت پالس ساعت (لاک گیتینگ)
۵۵.....	۶-۲-۵ روش های VHDL مسیر حالت
۵۸.....	۷-۲-۵ کاهش توان در مسیر داده
۶۰.....	۸-۲-۵ کدگذاری باس
۶۲.....	۳-۵ نتیجه گیری

فصل ششم مدارهای آدیاباتیک

۶۳.....	۱-۶ مقدمه
۶۳.....	۲-۶ مدارهای آدیاباتیک
۶۶.....	۳-۶ قواعد مشترک مدارهای آدیاباتیک
۶۷.....	۴-۶ انواع خانواده مدارهای آدیاباتیک
۶۹.....	۵-۶ نتیجه گیری

فصل هفتم گیت های منطقی توان پایین

۷۱.....	۱-۷ مقدمه
۷۱.....	۲-۷ خانواده گیت های منطقی

۷۶.....	۳-۷ المان‌های حافظه.....
۷۷.....	۴-۷ گیت‌های راه‌انداز.....
۷۷.....	۵-۷ سلول‌های استاندارد برای کاربردهای رمزنگاری.....
۷۸.....	۶-۷ نتیجه‌گیری.....

فصل هشتم ترانزیستورهای پره‌ای فین‌فت

۷۹.....	۱-۸ مقدمه.....
۸۰.....	۲-۸ به سوی ترانزیستورهای پره‌ای فین‌فت.....
۸۴.....	۳-۸ ترانزیستورهای فین‌فت FinFET.....
۸۵.....	۱-۳-۸ پرسه ساخت ترانزیستور فین‌فت.....
۸۷.....	۲-۳-۸ نکات طراحی ترانزیستورهای فین‌فت.....
۹۰.....	۴-۸ تکامل ترانزیستورهای فین‌فت SOI.....
۹۱.....	۵-۸ نتیجه‌گیری.....

منابع و مراجع